

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 08-236810

(43)Date of publication of application : 13.09.1996

(51)Int.Cl.

H01L 33/00

(21)Application number : 07-040592

(71)Applicant : SHOWA DENKO KK

(22)Date of filing : 28.02.1995

(72)Inventor : UDAGAWA TAKASHI

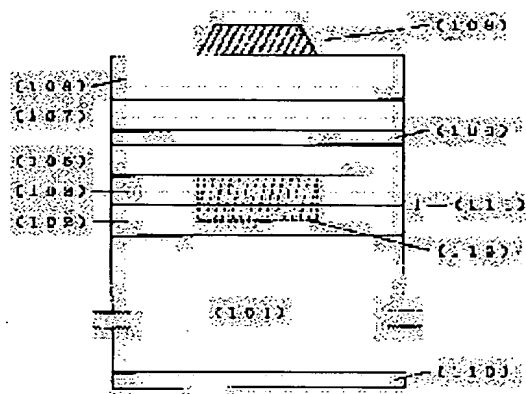
(54) NITRIDE SEMICONDUCTOR LIGHT EMITTING DIODE

(57)Abstract:

PURPOSE: To reduce introduction of crystal defect by forming a plurality of growth layers different in composition of light emitting structure containing III-V compound semiconductor containing nitrogen, via buffer layers composed of nitrogen and III-V compound semiconductor containing group V elements except nitrogen, on a III-V compound semiconductor substrate.

CONSTITUTION: $\text{Al}_{0.20}\text{Ga}_{0.80}\text{N}_{0.92}\text{As}_{0.08}$ as a first buffer layers 102 is deposited on a conductive {111} GaAs single crystal substrate 101. $\text{Al}_{0.30}\text{Ga}_{0.70}\text{N}_{0.92}\text{As}_{0.08}$ as a second layer 103 is deposited and buffer layers are constituted.

When the crystal substrate is set as the reference, the crystal mismatch (Δ) of the first and the second AlGaInAs layers is nearly equal to 0. The forbidden bandwidth is increased stepwise by about 0.3eV. Since Δ of the first and the second layer is set nearly equal to 0, the introduction of crystal defect into the light emitting structure on the buffer layer can be reduced.



LEGAL STATUS

[Date of request for examination]

02.11.2001

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

BEST AVAILABLE COPY

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平 8 - 2 3 6 8 1 0

(43) 公開日 平成8年(1996)9月13日

(51) Int. Cl.⁶

H 0 1 L 33/00

識別記号

庁内整理番号

F I

H 0 1 L 33/00

技術表示箇所

C

審査請求 未請求 請求項の数 5

O L

(全 1 2 頁)

(21) 出願番号 特願平7-40592

(22) 出願日 平成7年(1995)2月28日

(71) 出願人 000002004

昭和電工株式会社

東京都港区芝大門1丁目13番9号

(72) 発明者 宇田川 隆

埼玉県秩父市大字下影森1505番地 昭和電

工株式会社秩父研究所内

(74) 代理人 弁理士 矢口 平

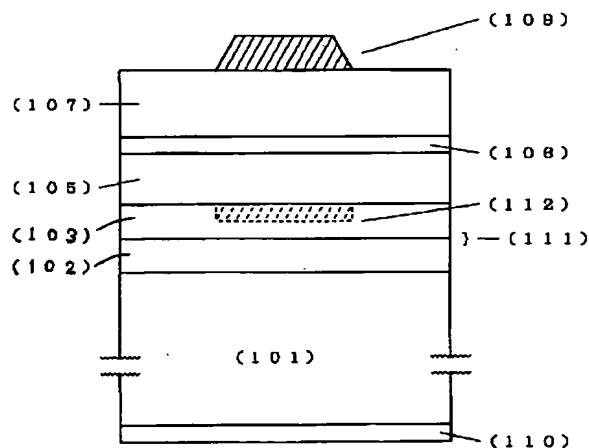
(54) 【発明の名称】 窒化物半導体発光ダイオード

(57) 【要約】

【目的】 電気的特性に優れ発光輝度が高い高信頼性の L E D を得る。

【構成】 基板材料との格子不整合性が小さくするために、N と N 以外の第 V 族元素を含む III - V 族窒化物半導体からなる緩衝層を採用する。また、この緩衝層とヘテロ接合をなす積層構造を有する L E D とする。また、緩衝層の一部領域に絶縁性領域等を設ける。

【効果】 有効発光領域の電流密度が増し発光強度が向上する。素子動作の長期安定化が達成される。



【特許請求の範囲】

【請求項 1】 III-V 族化合物半導体基板上に、窒素と窒素以外の第 V 族元素を含む III-V 族化合物半導体成長層からなる緩衝層を介して、窒素を含む III-V 族化合物半導体を含む発光構造を具備し、基板の一部と基板の反対側の成長層上の一部に電極を設けたことを特徴とする窒化物半導体発光ダイオード。

【請求項 2】 緩衝層が組成の異なる複数のエピタキシャル成長層からなることを特徴とする請求項 1 に記載の窒化物半導体発光ダイオード。

【請求項 3】 緩衝層が連続的に組成の変化する III-V 族化合物半導体成長層からなることを特徴とする請求項 1 に記載の窒化物半導体発光ダイオード。

【請求項 4】 発光構造がダブルヘテロ構造を有することを特徴とする請求項 1 乃至請求項 3 に記載の窒化物半導体発光ダイオード。

【請求項 5】 緩衝層内の一部領域に絶縁性若しくは該緩衝層の伝導形と反対の伝導形をもたらす不純物を含むことを特徴とする請求項 1 乃至 4 に記載の窒化物半導体発光ダイオード。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、III-V 族窒化物半導体からなる窒化物半導体発光ダイオード (LED) に係わり、特に LED 用途の積層構造を構成する緩衝層の材質に関する。

【0002】

【従来の技術】 LED は表示装置、光通信機器等に用いられている発光素子である。LED の多くは従来から III-V 族化合物半導体で構成されている。GaP や AlGaInP 4 元混晶等が代表的な例である。最近では、窒化ガリウム (GaN) などの窒素 (元素記号: N) を含む III-V 族窒化物半導体も青色 LED 等の短波長 LED 用途の材料として利用されている (例えば真部 勝英、「豊田合成技報」、第 35 巻第 4 号 (1993)、68 頁)。

【0003】 III-V 族窒化物半導体から構成された LED の断面積層構造の従来例を図 1 に示す。積層構造を構成する III-V 族窒化物半導体の成長には、成長温度が高いため、高温に耐える基板 (101) としてサファイア ($\alpha\text{-Al}_2\text{O}_3$) 単結晶が利用されている (例えば H. M. Manasevit 他、J. Electrochem. Soc.、118 (1971)、186

$$\Delta(\%) = \{(d - d_0) / d_0\} \times 100 \quad \dots \dots \dots (1)$$

ミスマッチ度を算出する際には、基板結晶面の格子定数を基準とする場合もある。或いはまた、不整合度を算出する対象とする結晶材料が堆積される被堆積物表面の結晶面の格子定数を基準とする場合の双方がある。

【0007】例えば、図 1 に示したサファイア単結晶を基板とする、従来の積層構造に於ける {0001} サフ

* 4)。従来から基板として利用されているサファイアは電気絶縁性を有す。従って、基板と基板の反対側の成長層上に電極を設けることはできない。従来の LED にあっては、基板上の成長層上に入力及び出力電極 ((109) 及び (110)) の双方の電極が設けられている。電極を設けるに際しては、電極間の短絡を防止するため、電極相互を絶縁する必要がある。電極間の絶縁を得るために従来に於いては、図 1 に示す如く基板上に堆積された積層構造の一部を除去する方法が採用されていた。積層構造の一部を選択的に除去するには、フォトリソグラフィ技術を利用したパターニング工程やエッチングによる成長層の選択的除去工程及び洗浄工程等の複数で且つ複雑な工程を経過させなければならず、工程上、おおいな煩雑さを伴っていた。

【0004】従来の積層構造では緩衝層 (111) として GaN が用いられている。AlN が緩衝層として利用された従来例もある (加藤 久喜、「豊田合成技報」第 35 巻第 2 号 (1993)、91 頁)。その他、AlGaInN 混晶も緩衝層用の材料として提示されている (特開平 4-297023)。いずれにしても従来の青色 LED 用ウエハーの緩衝層材料は第 V 族元素として唯一 N のみ含む III-V 族窒化物半導体からなっている。クラッド層 (107) も従来から第 V 族元素として N のみを含む AlGaInN からなっている。発光層 (106) は GaInN から構成されている (例えば中村修二、「電子情報通信学会誌」第 76 巻第 9 号 (1993)、913 頁)。

【0005】ところで、基板として使用する六方晶系の $\alpha\text{-Al}_2\text{O}_3$ の a 軸方向の格子定数は 4.75 Å である。一方、緩衝層である GaN と AlN の a 軸の格子定数は各々、3.18 Å と 3.11 Å である (赤崎 勇編著、「III-V 族化合物半導体」1994 年 5 月 20 日、培風館発行 148 頁)。従って、アルミナ基板材料と緩衝層として従来から利用されていた窒化物半導体材料とは著しく格子定数が異なり、格子不整合の度合 (ミスマッチ度) が大きく、結晶欠陥の少ない良質の半導体膜を得るのが困難である問題があった。

【0006】格子の不整合の度合はミスマッチ度として定量的に表せる。格子のミスマッチ度 ($\Delta\%$) は、先ず、基準とする結晶材料の格子定数を d_0 とし、不整合度を算出する対象とする結晶材料の格子定数を d とすれば、 Δ は式 (1) で算出するのが一般的である。

ファイア基板 (101) を基準とした {0001} GaN 緩衝層 (102) との Δ を算出する。この場合、 $d_0 = 4.75 \text{ \AA}$ 、 $d = 3.18 \text{ \AA}$ となり Δ は -33.1% と算出される。 Δ が負の値となるのは算出の基準としたサファイア {0001} 面の格子定数が GaN {0001} 面のそれより大きいからである。逆に、ミスマッチ

度の算出の対象とする結晶の格子定数が基準の結晶の格子定数より大きければ、上記の式(1)に於いて $d-d_0 > 0$ となるため正(+)の値を取る。

【0008】また、従来から緩衝層として利用されている六方晶AlNのa軸の格子定数は 3.11\AA であり、GaNのa軸の格子定数との差は僅か 0.07\AA である。上記の式(1)により、 $\{0001\}\alpha\text{-Al}_2\text{O}_3$ 単結晶基板上に成長させた $\{0001\}$ AlN膜の Δ を求めると -34.5% となり、 $\{0001\}$ GaNのそれより 1.4% 低下するのみである。従って、AlNを緩衝層として使用してもミスマッチ度の著しい減少がもたらされることとはならない。

【0009】AlNとGaNとの混晶である $\text{Al}_w\text{Ga}_{1-w}\text{N}$ (w は混晶比を表し、 $0 < w < 1$ である。)にしても、この混晶の格子定数はAlNとGaNの格子定数の間の値となる。即ち、 $\text{Al}_w\text{Ga}_{1-w}\text{N}$ のa軸の格子定数は w に対応して 3.11\AA から 3.18\AA の間の数値となる。従って、 Δ もGaNとAlNの場合の中間の値となる。例えば w を 0.5 とする $\text{Al}_{0.5}\text{Ga}_{0.5}\text{N}$ のa軸の格子定数はベガード(Vegard)則を利用すれば、 3.145\AA と算出される。これをもとに式(1)により Δ を算出すると -33.8% となり、GaNとAlNの場合の中間の値となる。

【0010】良好な特性をもたらすIII-V族化合物半導体の発光構造は、堆積させるべき結晶層或いは基板と、新たに成長させるべき結晶層との格子定数の差異を小さくすることにより得る。基板結晶との大きなミスマッチがある材質からなる緩衝層を基板結晶上に直接堆積すると、緩衝層には格子不整合に起因する結晶欠陥が多量に導入される。緩衝層内に存在する結晶欠陥は、その層上に設ける発光機能をもたらすエピタキシャル成長層に伝搬する。欠陥を過剰に含むエピタキシャル成長層からは、良好な特性の発光構造を得るには至らない。即ち、式(1)により算出される Δ の値は、小さい程好ましい。 $\Delta=0$ は格子の不整合が全く存在しない、即ち、格子整合が完全であることを示す。基板結晶上には、基板結晶の格子定数を基準として少なくとも、従来の約 $1/3$ 程度に相当する、 Δ を 10% 未満と材料からなる緩衝層を設けるのが好ましい。

【0011】

【発明が解決しようとする課題】従来から緩衝層として提示されているGaN、AlN或いはAlGaN混晶は、基板とする $\alpha\text{-Al}_2\text{O}_3$ 単結晶との格子の不整合の度合いが著しく大きく、 Δ は 10% を越えていた。基板材料と成長層との間の格子の不整合度が大きいと、不整合性に基づきエピタキシャル成長層へ導入される結晶欠陥は確実に増加する。 Δ が約 10% を越える大きさであると、導入されるミスフィット転位等の欠陥密度が顕著に増加する。結晶欠陥は欠陥を含む成長層の上に堆積した層へと伝搬する。例えば、 $\alpha\text{-Al}_2\text{O}_3$ 単結晶基

板を基準にすれば、優に 10% を越える大きな Δ を生ずるGaNやAlNからなる従来の緩衝層には、多量の結晶欠陥が存在することとなる。緩衝層内に存在する欠陥は、緩衝層上に設けられるクラッド層や発光層などから構成される発光構造部にも引き継がれ、発光を得るために重要となるこれら機能層の膜質を悪化させる。

【0012】基板との格子不整合度が大きく、結晶欠陥が多く含まれた緩衝層を介して設けられた膜質の悪化した機能層から構成される発光構造からは、(1)非発光中心等の非発光成分の密度が増え、発光強度の増大は望めず高輝度のLEDは得られない、(2)転位が多く存在すると、転位を通じての素子動作電流の局所的な短絡等が生じ、素子の不安定動作を誘因し、動作上信頼性のあるLEDは得られない、(3)膜質自体の悪化によりLEDの順方向電圧が増大し、低消費電力のLEDは得られないなど、光学的及び電気的な特性或いは信頼性特性の向上したLEDを得ることができない。よって、本発明では、(A)発光強度の増大がもたらされ、(B)素子動作上の信頼性に優れ、(C)低い順方向電圧をもたらす窒素を含むIII-V族化合物半導体を含む発光構造を備えたLEDを得ることを主たる目標として、基板結晶との格子整合度の観点から、基板との格子不整合を緩和できる緩衝層の材質並びに構成をもって従来の問題点を解決することを課題とする。

【0013】上記した格子不整合性に基づくLED特性上の欠点を克服するためには、発光層等の発光構造を構成する層への緩衝層からの結晶欠陥の伝搬を回避する手段が必要とされる。基板結晶と緩衝層との格子の不整合性を低減する手段には、従来のGaNを緩衝層とする場合にあっては、サファイア基板とGaN緩衝層との間に双方の格子不整合度を緩和する作用をもたらす中間層を挿入する方法が考えられる。従来の緩衝層は第V族元素として窒素のみを含むIII-V族化合物半導体層からなる、しかも単層からなる緩衝層であることに鑑み、緩衝層を多数の半導体層を組合せたヘテロ接合構造或いは組成を異にする成長層を多層に接合させた積層構造から構成し、基板結晶との格子不整合度を緩衝層の膜厚方向に段階的に或いは漸次減少させる方法も考えられる。

【0014】本発明では、III-V族化合物半導体基板材料との格子不整合が小さく、これより格子不整合に起因する結晶欠陥密度の低減をもたらす材質及び構成からなる緩衝層を介して、発光強度の増大等のLED特性の向上に寄与できる良好な結晶性を有する機能層から構成される発光構造を有する窒化物半導体LEDを提供することを目的とする。

【0015】

【課題を解決するための手段】本発明は、III-V族化合物半導体基板との格子不整合を緩和し、しいては良質の成長層から構成される含窒素III-V族化合物半導体を含む発光構造を得るために、緩衝層を窒素と窒素以外

10

20

30

40

50

の第Ⅴ族元素を含むⅢ-Ⅴ族化合物半導体から構成する。

【0016】即ち、本発明は、(Ⅰ)Ⅲ-Ⅴ族化合物半導体基板上に、窒素と窒素以外の第Ⅴ族元素を含むⅢ-Ⅴ族化合物半導体成長層からなる緩衝層を介して含窒素Ⅲ-Ⅴ族化合物半導体を含む発光構造を具備し、基板と基板の反対側の成長層上に電極を設けたことを特徴とする窒化物半導体発光ダイオード、(Ⅱ)特に、緩衝層が組成の異なる複数の成長層からなることを特徴とする上記(Ⅰ)に記載する窒化物半導体発光ダイオード、(Ⅲ)特に、緩衝層が連続的に組成の変化するⅢ-Ⅴ族化合物半導体成長層からなることを特徴とする上記(Ⅰ)に記載する窒化物半導体発光ダイオード、(Ⅳ)特に、発光構造がダブルヘテロ構造を有することを特徴とする上記(Ⅰ)乃至(Ⅲ)に記載する窒化物半導体発光ダイオードを実現するものである。

【0017】本発明で使用する基板は導電性を有するⅢ-Ⅴ族化合物半導体基板とする。基板と基板の反対側の成長層上に電極を設け、即ち母体材料の上下方向に電極を配置した窒化物半導体発光ダイオードを得るためである。基板が導電性でなければ、基板と基板の反対側の成長層上の電極間に素子動作電流を流通させることが出来ないからである。本発明によれば、電極を設けるために積層構造の一部を除去するための工程が省略でき、LEDを得るにあたっての製造プロセスの簡略化が達成され、簡便にLEDが得られる利点がある。導電性のⅢ-Ⅴ族化合物半導体基板には、元素周期律表の第Ⅱ族、第Ⅳ族若しくは第Ⅵ族元素を添加した低抵抗のヒ化ガリウム(GaAs)、リン化ガリウム(GaP)及びリン化インジウム(InP)単結晶がある。具体的には、第Ⅱ族元素の亜鉛(Zn)を添加したp形GaAsやp形GaP、第Ⅳ族の珪素(Si)を添加したn形GaAs、錫(Sn)を添加したn形InP、及び第Ⅵ族の硫黄(S)を添加したn形GaPやn形InP等が例示できる。これらの結晶を基板とするに際し、基板表面の面方位には限定はない。基板結晶表面の面方位を例えば、{001}、{111}、{011}、{311}や{511}とする導電性のⅢ-Ⅴ族化合物半導体基板が利用できる。n形或いはp形の導電性を有するGaP結晶基板上に、本発明に係わる導電性の緩衝層を設け、同緩衝層上に導電性のクラッド層や発光層等からなる発光構造を設けると、基板結晶を含めて全て導電性の材料からなる積層構造が形成できる。積層構造は導電性材料から構成されているが故に、電流を積層構造の上下方向に流通させることができる。即ち、基板裏面とその反対側に設けた導電性を有する積層構造上に電極を設けることができる。発光構造から発光を得るための電流を注入する電極を積層構造の最表層である上部クラッド層に接触させて形成し、他方の電極を導電性基板の裏面側に設けた場合が該当する一例である。

【0018】窒素以外の第Ⅴ族元素にはリン(P)、ヒ素(As)、アンチモン(Sb)やビスマス(Bi)等がある。窒素と窒素以外の第Ⅴ族元素を含む緩衝層として利用することが可能なⅢ-Ⅴ族化合物半導体には次の材料が例示できる。

(i)一つの第Ⅲ族元素と、窒素と窒素以外の一つの第Ⅴ族元素を含むⅢ-Ⅴ族化合物半導体の例として、AlNAs、AlNP、AlNSb、GaNAAs、GaNP、InNAs、InNP、GaNSb、InNSb、InNBiなど。

(ii)一つの第Ⅲ族元素と、窒素と窒素以外の2種類の第Ⅴ族元素を含むⅢ-Ⅴ族化合物半導体の例として、AlNPAs、AlNAsSb、GaNPAs、GaNAAsBi、InNPAsなど。

(iii)二つの第Ⅲ族元素と、窒素と窒素以外の複数の第Ⅴ族元素を含むⅢ-Ⅴ族化合物半導体の例として、AlGaNAAs、AlGaNP、AlInNAs、AlGaNAAsBi、AlInNP、GaInNAs、GaInNPなど。本発明では、これらの含窒素Ⅲ-Ⅴ族化合物半導体から基板結晶との格子不整合の度合いの小さい緩衝層を選択して使用する。

【0019】緩衝層は導電性を有していれば良いが、1ミリオーム(mΩ)程度の低い抵抗値を有することが望ましい。抵抗が大きいと順方向電圧の低減に充分に寄与できない。半導体成長層への伝導性をもたらす不純物の添加量を増大させるに伴い、成長層の抵抗を減ずることができる。しかし、過剰に不純物を添加すると成長層の結晶性を悪化させる。伝導性をもたらす不純物の添加量は、 10^{18}cm^{-3} 前後から 10^{19}cm^{-3} 前後の範囲のキャリア濃度を与える程度に止めておくのが好ましい。緩衝層の伝導性はn形及びp形の如何を問わない。上記の如く、実用的なⅢ-Ⅴ族化合物半導体基板結晶はp形若しくはn形の伝導性のGaAsやGaP及びInP単結晶である。

【0020】面方位を{001}とするGaAs単結晶の格子定数は5.654Åである。構成元素の構成比を変化させることにより、この格子定数にほぼ合致する格子定数を取り得る含窒素Ⅲ-Ⅴ族化合物半導体としては、上記に例示した中から選択されたものを含めて、さらにAlNSb、GaNSb、InNP、InNAs、InNSb及びGaInNAsなどが例示できる。また、格子定数を5.4495Åとする{001}GaP単結晶に対し、ほぼ格子整合する含窒素Ⅲ-Ⅴ族化合物半導体としては、上記の中から選択されたものを含めて、さらにGaNAAs、GaNSb、AlNAs、AlNSb、InNP、InNAs、InNSb及びGaInNAsなどが挙げられる。GaAsの{111}面の格子定数は約3.264Åであり、これにほぼ合致する含窒素Ⅲ-Ⅴ族化合物半導体としては、GaNP、GaNAAs、GaNSb、AlNP、AlNAs、AlN

Sb、InNP、InNAs、InNSb、GaInNAs及びAlGaNAsなどが例示できる。

【0021】窒素と窒素以外の第Ⅴ族元素を含むⅢ-Ⅴ族化合物半導体からなる緩衝層にあっては、複数の第Ⅴ族元素から構成されているが故に、第Ⅴ族元素相互の構成比率を変化させることによって、基板結晶の格子定数にほぼ合致した緩衝層を得ることができる。一例として挙げれば、GaAs {001}面の格子定数にほぼ合致するInNAsを得るには、第Ⅴ族元素の窒素とヒ素の構成比率を16%：84%とした、InNo.₁₆As_{0.84}とする。GaNSb及びInNPにあっては、第Ⅴ族側の構成比率をGaNo.₁₅Sbo.₈₅及びInNo.₀₉P_{0.91}とすることによって、{001}GaAsとのΔを小さくすることができる。第Ⅲ族元素を複数含むAlGaNAs等にあっては、第Ⅴ族元素に限らず、第Ⅲ族の構成比率を変化させても基板結晶の或る格子面の格子定数にほぼ合致させることができる。例えば、Al_{0.20}Ga_{0.80}No.₉₂As_{0.08}とすれば、GaAsの{111}面の格子定数とほぼ一致させることができる。第Ⅲ族並びに第Ⅴ族元素の構成比率を適宜選択することにより、Δを減少させることができる。換言すれば、低減されたΔは第Ⅲ族並びに第Ⅴ族元素の構成比率を変化させることによりもたらされる。

【0022】従来の緩衝層用材料であるGaNやAlN及びInN等の含窒素Ⅲ-Ⅴ族化合物半導体では、第Ⅴ族元素は唯一窒素のみであり、単一の第Ⅴ族元素から構成される含窒素Ⅲ-Ⅴ族化合物半導体において、第Ⅴ族元素の構成比率に変化を与えようが無い。Δの縮小がもたらされるのは、第Ⅴ族の構成元素を複数としたことに基づいている。上記した如く第Ⅴ元素を複数とすることによって初めて、第Ⅴ族元素の各々の構成比率に変化をもたらすことができる。基板結晶を基準として算出されるΔに関して、縮小されたΔを有する緩衝層を使用すれば、基板と緩衝層との格子不整合に起因する緩衝層内の結晶欠陥の発生が抑制される。このような欠陥密度が小さい緩衝層を介して設けられるエピタキシャル成長層は、結晶欠陥密度が小さい良質の成長層となる。よって、Δの小さい緩衝層上には、良質の発光構造が形成できる。

【0023】緩衝層を構成するⅢ-Ⅴ族窒化物半導体材料は同一である必要はない。例えば、第Ⅴ族元素の構成を異にするGaNとGaNAsとの積層より構成しても差し支えない。また、組成が異なるために異なる禁止帯幅を有する、窒素と窒素以外の第Ⅴ族元素を含む複数の含窒素Ⅲ-Ⅴ族化合物半導体層を順次積層させても良い。緩衝層を介してクラッド層を含む発光構造を意図する場合には、基板結晶の直上に先ず第Ⅴ族或いは第Ⅲ族元素の構成比率を変化させ、基板結晶と大きなΔを生じない含窒素Ⅲ-Ⅴ族化合物半導体層を1乃至数層設ける。次に、積層する方向に順次禁止帯幅の大き

くする含窒素Ⅲ-Ⅴ族化合物半導体層を積層させ、緩衝層を構成するのが好ましい。このような緩衝層の構成とすることにより、基板結晶と緩衝層を構成する含窒素Ⅲ-Ⅴ族化合物半導体層との格子不整合を緩和できるとともに、クラッド層等の発光構造を構成する成長層との接合障壁の差異を段階的に低減することが可能となる。即ち、組成の異なる複数の成長層から緩衝層を構成することにより、特に上記の格子不整合を緩和する作用と、整合障壁の差異を段階的に減少させる作用を有するので、発光構造への格子不整合に起因する結晶欠陥の導入量が低減される。

【0024】一例として、珪素を添加したn形の{111}GaAs単結晶基板上に、複数のGa_{Nx}As_{1-x}(xは第Ⅴ族元素の構成比率を表す。)の積層からなる緩衝層を構成する場合を述べる。格子定数を約3.264Åとする基板結晶面上には、xを0.97としΔをほぼ0とするGaNo.₉₇As_{0.03}を堆積する。次に、xを段階的に増加させ禁止帯幅をより大きくするGaNo.₉₈As_{0.02}を積層する。次に、更にxを増加させたGaNo.₉₉As_{0.01}層を積層する。このようにして緩衝層を構成する。この例は禁止帯幅を基板直上の層の約2.4eVより次に約2.8eVとし、最表層で約3.2Vへと段階的に増加させている。基板結晶を基準としたΔは基板直上の層のほぼ0であり、次に約-1.1%となり、最表層では-1.8%となっている。Δはいずれも±10%未満であり、格子不整合に起因する結晶欠陥の密度の顕著な増加が抑制される範囲となっている。

【0025】第Ⅲ族元素を複数含んでなる含窒素Ⅲ-Ⅴ族化合物半導体の場合には、第Ⅲ族元素の構成比率を異にする含窒素Ⅲ-Ⅴ族化合物半導体から緩衝層を形成しても同様の効果が発揮される。例えば、導電性の{111}GaAs単結晶基板上に先ず、第一層としてAl_{0.20}Ga_{0.80}No.₉₂As_{0.08}を堆積し、次に第二層としてAl_{0.30}Ga_{0.70}No.₉₂As_{0.08}を積層し、緩衝層を構成する。この例では、第一及び第二のいずれのAlGaNAs層も、基板結晶を基準にしてΔがほぼ0である。禁止帯幅は積層方向の段階的に約0.3eV程度増加している。第一層及び第二層はΔをほぼ0としているため、緩衝層上の発光構造への結晶欠陥の導入が抑制されるに加え、特に第二層により発光構造との接合障壁を低減する作用が得られる。従って、順方向電圧の低減がもたらされる。

【0026】緩衝層が連続的に組成の変化するⅢ-Ⅴ族化合物半導体成長層から成っている場合も、緩衝層上に設ける発光構造とのヘテロ接合障壁高さを減ずるに効果がある。緩衝層内で組成比を変化させると、それに対応して禁止帯幅が緩衝層内で順次変化する。基板結晶の直上では、第Ⅲ族若しくは第Ⅴ族元素の構成比率を基板結晶とほぼ格子整合をもたらす比率とし、膜厚方向に禁止帯幅が漸次大きな禁止帯幅となる様に構成比率を連

統的に変化させると、基板結晶と緩衝層との格子不整合を緩和する作用と発光構造との接合障壁を減少させる効果が得られ、本発明の目的に最も好都合となる。このような積層構成に於いて、禁止帯幅が膜厚方向に順次変化する模様を図2に模式的に例示する。図2に示す如く、層内で構成比率を順次変化させた構成とすると、緩衝層上に堆積するクラッド層より緩衝層の基板結晶側に向けて禁止帯幅を連続的に減少させることができる。クラッド層との接合面に於ける緩衝層の最表層の禁止帯幅はクラッド層と同一とするか、或いは僅かに小さくするのが好ましい。クラッド層を上回る禁止帯幅を有する緩衝層の最表層とクラッド層とをヘテロ接合させるのは、順方向電圧を低減させるに不都合となるからである。

【0027】少なくとも一種の第III族元素とNとN以外の第V族元素とを含む含窒素III-V族化合物半導体層は気相成長技術等を利用すれば容易に得ることができる。ハロゲン或いはハイドライドVPE法、常圧（大気圧）若しくは減圧環境下で半導体層の堆積を実施するMOCVD法や、(MO)MBE法等が代表的な気相成長方法の例である。気相成長方法により構成元素の構成比率を連続的に変化させた緩衝層を得るには、成長反応系への第III族元素若しくは第V族元素の出発原料の供給量を時間的に連続させて変化すれば得られる。構成比率を連続的に変化してなる成長層は、成長を施す温度を連続的に上昇或いは下降させることによっても得ることができる。

【0028】本発明では、上記の如く基板結晶との格子ミスマッチ度の小さい、(イ)窒素と窒素以外の第V族元素を含むIII-V族化合物半導体成長層からなる緩衝層、(ロ)窒素と窒素以外の第V族元素を含むIII-V族化合物半導体からなる成長層であって、組成の異なる複数の成長層からなる緩衝層、(ハ)窒素と窒素以外の第V族元素を含むIII-V族化合物半導体からなる成長層であって、連続的に組成の変化する緩衝層を介して窒素を含むIII-V族化合物半導体を含む発光構造を設ける。

【0029】発光構造は、ホモ(homo)接合型、単一(シングル)ヘテロ接合型及び二重(ダブル)ヘテロ接合型の如何を問わない。本発明は、基板結晶とのΔが小さい緩衝層を介して発光構造を設けるため、発光構造の接合型に拘らず結晶欠陥の密度が低い良質の機能層からなる発光構造を得ることを可能とする。特に、発光をもたらす電子と正孔を発光構造内に「閉じ込める」機能、いわゆるクラッピング作用を備えたダブルヘテロ接合型の発光構造とすれば、基板結晶と格子不整合度の小さな緩衝層を介することによってもたらされる良好な結晶性と相まって、LEDの更なる高輝度化がもたらされる。

【0030】更に、本発明では緩衝層の一部領域に、絶縁性若しくは元来の緩衝層の伝導形と反対の伝導形をも

たらず不純物を添加しても良い。一部が伝導性の低い緩衝層を介して発光構造を具備させ、基板と基板の反対側の成長層上に電極を設けたることにより、窒化物半導体発光ダイオードを形成する。

【0031】緩衝層の伝導形がn形であれば、p形の不純物を添加する。p形の緩衝層であれば、n形の不純物を添加する。これにより、緩衝層の内部の一部領域にpn接合を形成する。絶縁性領域やpn接合領域をその内部に設けていないGaNやAlGaN等の従来の緩衝層にあっては、入力電極より供給される動作電流は或る広がりをもって緩衝層内を流通する。しかし、一般には、発光構造の全域へ動作電流を十分に拡張させるには至らず、従って、発光面積を十分に拡張するには至っていない。この発光構造に対して充分ではない動作電流の拡散の模様を図4に模式的に示す。本発明に係わる絶縁性或いはpn接合領域を設けると、動作電流がこれらの領域を流通するのを妨げられ、動作電流はこれらの領域の周囲にある領域へと流入する。この状態を図5に模式的に示す。これにより、動作電流が拡散する領域が拡大し、その結果、発光面積の拡張がもたらされる効果が得られる。

【0032】熱拡散法やイオン注入法等を利用すれば、緩衝層を構成する構成要素層の一部領域に不純物を添加することができる。例えば、緩衝層が全てn形の構成要素層から構成されている場合、理論的にはn形キャリアの濃度とはほぼ同等のp形不純物を添加すれば、その不純物が添加された領域は高抵抗で絶縁性となる。更に、p形不純物を過剰に添加すれば、不純物が添加された領域に限りp形不純物が量的に優勢となり、n形の緩衝層の内部p形を呈する領域が形成される。p形化された特定の領域と周囲に在るn形緩衝層とでpn接合が形成される。pn接合部には、動作電流が容易には流入しないため、動作電流は周囲に拡散する。即ち、pn接合は動作電流の拡散を促し、よって発光面積の拡大がもたらされる。

【0033】p形の緩衝層では、p形キャリアを補償するに相当する濃度のn形の不純物を添加すれば、このn形不純物が添加された領域を高抵抗の半絶縁性とすることができる。更に多量にn形不純物を添加すれば、その領域をn形に反転せられる。これにより、n形不純物が添加された領域とその周囲のp形緩衝層との間にpn接合が形成される。このpn接合により、動作電流は拡散され、発光面積は拡大される。

【0034】含窒素III-V族化合物半導体にp形不純物として作用する元素には周期律表の第II族に属するベリリウム(Be)、マグネシウム(Mg)、亜鉛(Zn)、カドミウム(Cd)や水銀(Hg)などがある。反対に、n形不純物には第IV族元素の珪素(Si)、ゲルマニウム(Ge)、錫(Sn)等がある。また、第VI族元素の硫黄(S)、セレン(Se)、テルリウム(T

e) 等もn形不純物として利用できる。緩衝層の伝導形に応じて、これらの中から緩衝層とは反対の伝導形を与える不純物を選択し、緩衝層の内部に絶縁性或いはpn接合領域を形成する。

【0035】緩衝層の一部領域に設ける絶縁性或いはpn接合領域は、LEDを駆動させる動作電源を印荷するために設ける表面電極の形成領域と相似形とするのが良い。また、絶縁性或いはpn接合領域は、表面電極を形成する領域の直下に相当する部分に設けるのが好ましい。これらの領域の配置の一例を示す平面図を図3に示す。表面電極(109)とは、発光構造の表層側に設ける、いわゆる入力電極であり、基板結晶の裏面側のほぼ全体に形成される、通常云われる裏面『べた』電極(110)ではない。

【0036】発光構造からの発光は素子の表面側に限らず裏面側や側面にも放出される。発光構造から表面側に放出される発光の一部は、入力電極となる金属材料にも入射し、吸収される。従って、電極の直下の、電極と相似形をなす発光構造の一部領域に動作電流を流通させても得られた発光は、外部に充分に取り出すことができないため、そもそも、この領域からの発光はLEDの発光強度の増大をもたらさない。この発光強度の増大に寄与しない領域への動作電流の流通を阻害し、他の領域に動作電流を優先的に拡散させれば動作電流を有効に消費できる上に、発光面積が拡大される。発光面積が拡大すれば、外部へ放出される発光の強度は増す。よって、緩衝層の一部領域に絶縁性或いはpn接合領域を設けることにより、発光強度の増大がもたらされる効果がある。

【0037】発光構造からの発光は入力電極のみならず、発光波長が基板とする材料の禁止帯幅から想定される波長以下であると発光は基板に吸収される。基板による発光の吸収は、通常緩衝層上にブラッグ(Bragg)反射層等の基板と反対側に発光を反射するための構成を設けることによって回避される。本発明に係わる緩衝層上にも、ブラッグ反射層等を発光を反射する構造を設けても差し支えない。

【0038】

【作用】複数の第V族元素を含むIII-V族化合物半導体は、III-V族化合物半導体基板結晶との格子不整合度が緩和された緩衝層を与える。III-V族化合物半導体基板との格子不整合度の低減された緩衝層は、それを介して設けられる発光構造を構成する成長層への結晶欠陥の伝搬量を低減する作用を有す。緩衝層内に設ける絶縁性或いはpn接合領域は、LEDの動作電流を発光構造の広領域へ拡散させる作用をもつ。

【0039】

【実施例】

(実施例1) 図6は本発明に係わるLEDの平面模式図である。図7は図6に示す破線A-A'に沿った断面の模式図である。基板(101)にはSドーパのn形導電

性のGaP単結晶(格子定数=5.4495Å)を用いた。基板結晶(101)の面方位は{100}とした。基板(101)の厚さは約350μmであった。

【0040】基板(101)表面上には格子定数が5.4390Åに相当するSiをドーピングしたn形のAlNo.01Po.99層を第一の緩衝層(102)として堆積した。膜厚は約0.1μmであった。キャリア濃度は約 $1 \times 10^{18} \text{ cm}^{-3}$ とした。基板(101)を基準とした第一の緩衝層(102)の格子不整合度Δは、本文中に記載の式(1)により-0.19%であった。

【0041】第一の緩衝層(102)上には、格子定数が5.2273Åに相当するSiをドーピングしたn形のAlNo.01Po.99層を第二の緩衝層(103)として堆積した。膜厚は約0.1μmとした。キャリア濃度は約 $1 \times 10^{18} \text{ cm}^{-3}$ とした。第一の緩衝層(102)を基準とした第二の緩衝層(103)のΔは本文中の式(1)により-3.9%となった。また、基板(101)を基準とした第二の緩衝層(103)のΔは-4.1%となった。

【0042】第2の緩衝層(103)上には、格子定数が5.1802Åに相当するSiをドーピングしたAlNo.12Po.88層を第三の緩衝層(104)として堆積した。膜厚は約0.1μmとした。キャリア濃度は約 $1 \times 10^{18} \text{ cm}^{-3}$ とした。第二の緩衝層(103)を基準とした第三の緩衝層(104)のΔは-0.80%であった。基板(101)を基準とした第三の緩衝層(104)とのΔは-4.9%であった。

【0043】第三の緩衝層(104)上には、n形のAlNo.20Po.80からなる下部クラッド層(105)を堆積した。この下部クラッド層(105)の膜厚は約0.2μmで、キャリア濃度は $7 \times 10^{17} \text{ cm}^{-3}$ とした。これにより、第三の緩衝層(104)と下部クラッド層(105)とはヘテロ接合を形成することとなる。しかも、いずれもNとN以外の第V族元素を含む結晶からなり、両者のミスマッチ度Δは-3.63%となった。即ち、本実施例では組成比を固定した第一から第三の緩衝層((102)~(104))を採用することにより、基板結晶との格子不整合を段階的に緩和すると共に、緩衝層上に堆積する発光構造の一部を成す下部クラッド層とのΔをも従来の-34.8%の約1/10に低減した。

【0044】n形の下部クラッド層(105)の上には、p形のGa0.95In0.05No.88Po.12を発光層(106)として堆積した。膜厚は0.1μmとし、キャリア濃度は $2 \times 10^{17} \text{ cm}^{-3}$ とした。p形発光層(106)の上には、p形の上部クラッド層(107)を設けた。上部クラッド層(107)はp形のAl0.05Ga0.95N層で構成した。膜厚は約0.1μmで、キャリア濃度は $4 \times 10^{17} \text{ cm}^{-3}$ とした。上記した下部クラッド層(105)、発光層(106)及び上部クラッド層

(107)の3層から発光構造を構成した。

【0045】上部クラッド層(107)上にはSiドープのn形GaNからなるコンタクト層(108)を設けた。

【0046】緩衝層((102)~(104))、クラッド層((105)及び(107))及び発光層(106)は全て常圧方式MOCVD法で成長させた。成長温度は690℃に設定した。本実施例ではn形の緩衝層((102)~(104))を得るにSiをドーピングしたが、ドーパントはこれに限らない。

【0047】基板(101)の裏面並びにコンタクト層(108)上には、各々入力電極(109)及び出力電極(110)を、公知のフォトリソグラフィ技術等を利用して形成した。これによりLEDを得た。

【0048】この様にして得たLEDの特性を結晶学的及び電気的に評価した。結晶特性上は、本発明による緩衝層にあっては、基板との格子不整合が緩和されるため、第三の緩衝層の転位密度は 10^7 cm^{-2} 未満に低下した。比較とした、格子定数が 5.4495 Å である

{100} GaP単結晶上に従来の様に直接堆積されたGaN緩衝層では、転位密度が $10^{10}\sim 10^{12}\text{ cm}^{-2}$ 前後と多量であった。本文中に記載した式(1)により単純に算出される{100} GaP基板を基準とするGaNの Δ は約-41.6%である。

【0049】得られたLEDからは中心波長を約1000Åとする発光を得た。発光強度は、従来のLEDの1.7倍~2倍に向上した。順方向電流を20mAとした時の順方向電圧の平均値は従来例の1.9Vに対し、1.7Vに低下した。また、順方向電圧の分布状況にも改善が認められ、従来例では順方向電圧値が標準偏差にして約0.2Vの幾何正規分布状の分布を呈したのに対し、本実施例に係るLEDでは、同じく幾何正規曲線状の分布を呈するものの、順方向電圧値の標準偏差は約0.08Vに改善された。特に、従来例にあっては、転位を媒介とする局所的な耐圧不良(ローカルブレイクダウン)を生ずる素子が、被検体の総数の約65%の素子に及び、順方向電圧分布の悪化を招いていた。一般的な半導体素子封止用材料でLEDをモールドした後、実施した通電劣化試験に於いては、本実施例及び従来例に係わる双方の素子共に、動作電流を流通した直後に発光出力が約3%程度低減する初期劣化を呈した。しかし、本実施例に係わる素子では、その後、発光出力はほぼ不動となり1000時間に亘る継続した通電に於いても安定した発光出力を保持した。一方、従来例にあっては、初期劣化後も発光出力が漸次、低下する傾向を示し、通電時間が1000時間を経過した後には、初期の発光出力の約72%に低下した。また、本実施例の素子にあっては、転位等の結晶欠陥に主に起因して発生する非発光点(ダークスポット)の密度が低く、初期の発光出力は従来例に比較して約20%大きい値となった。

【0050】(実施例2)図8及び図9に本実施例によるLEDの平面及び断面模式図を示す。Znドープのp形で、格子定数を 5.4495 Å とする{100}-GaP単結晶基板(101)上にキャリア濃度が約 $1\times 10^{18}\text{ cm}^{-3}$ のp形の $\text{Al}_{1-x}\text{P}_{1-x}$ 層からなる緩衝層(111)を堆積した。第V族元素の構成比xは基板(101)の表面では0.15とした。xは緩衝層(111)の最表面では0.05となる様に緩衝層(111)の膜厚方向に連続的に増加させた。緩衝層(111)の膜厚は約 $0.3\text{ }\mu\text{m}$ とした。即ち、基板(101)表面より緩衝層(111)の膜厚が $0.3\text{ }\mu\text{m}$ に至る間に第V族元素の構成比xを0.15より0.05に減少させた。これにより、図2に示すと同様に、クラッド層に対し漸次禁止帯幅を約0.4eV程大きくした緩衝層を得た。

【0051】上記の構成比に勾配をもたせることに伴い、格子定数は基板直上の $\text{Al}_{0.15}\text{P}_{0.85}$ 層に相当する 5.1096 Å から緩衝層の最表面とした $\text{Al}_{0.05}\text{P}_{0.95}$ 層に相当する 5.3449 Å へと変化させた。従って、GaP単結晶基板(101)を基準とした基板直上の緩衝層(111)の Δ は式(1)により-6.24%となった。緩衝層(111)の最表面では、 Δ は-1.92%となった。

【0052】緩衝層(111)はMOCVD法により700℃で成長させた。本実施例では、P源としてホスフィン(PH_3)を使用した。 $\text{Al}_{1-x}\text{P}_{1-x}$ 緩衝層(111)のPとNの組成比は PH_3 と NH_3 のMOCVD成長反応系への供給比率を連続的に変えることにより変化させた。

【0053】組成を変化させた緩衝層(111)を介して、III-V族化合物半導体からなる下部クラッド層(105)、発光層(106)及び上部クラッド層(107)の3層を順次堆積し、ダブルヘテロ接合構造を有する発光構造を設けた。下部クラッド層(105)は 5.4599 Å の格子定数と約2.41eVの室温禁止帯幅を有するp形の $\text{Al}_{0.80}\text{Ga}_{0.20}\text{P}$ から構成した。膜厚は約 $0.1\text{ }\mu\text{m}$ とし、キャリア濃度は約 $8\times 10^{17}\text{ cm}^{-3}$ とした。第V族元素の構成比を膜厚方向に変化させた緩衝層(111)の最表面と下部クラッド層(105)との、緩衝層(111)を基準とした Δ は-2.11%となった。また、両者間での禁止帯幅の不連続性量は約0.4eVとなった。発光層(106)は、n形の $\text{Ga}_{0.95}\text{In}_{0.05}\text{N}_{0.95}\text{As}_{0.05}$ から構成した。発光層(106)の膜厚は約 $0.3\text{ }\mu\text{m}$ とし、キャリア濃度は約 $2\times 10^{17}\text{ cm}^{-3}$ とした。上部クラッド層(107)は、膜厚を約 $0.5\text{ }\mu\text{m}$ とするn形の $\text{Ga}_{0.90}\text{As}_{0.10}$ から構成した。上部クラッド層(107)上には、表面電極(109)を設けた。基板(101)の裏面側には、出力電極(110)となる『べた』電極を形成し、LEDを構成した。

【0054】LEDからは、中心波長を約6900Åとする赤色帯域の発光を得た。両電極（109）及び（110）間に20mAの動作電流を流通した際の順方向電圧は約1.7～1.8Vであった。一方、GaNからなる緩衝層を有し、本実施例と同一の発光構造及び電極構成を有する従来のLEDでは約2.0～2.2Vであった。第V族元素として窒素のみを含むGaNにあっては、基板結晶及び発光構造との格子不整合を緩和するために第V族の構成比率に変化を与えることができず、この従来例に於ける緩衝層を基準とした下部クラッド層のΔは72.4%に達する。本発明に依る順方向電圧の低減は、緩衝層が格子不整合度の緩和を果たせる構成となっているに加え、発光構造との障壁の高さが漸次、低減される構成となっていることに主に起因している。

【0055】また、本実施例のLEDの発光強度は、従来例に比較して約35%の向上が認められた。この発光強度の改善は転位等の結晶欠陥により誘起される非発光中心の密度の低減に主に起因するものである。一般的な半導体素子封止用のエポキシ樹脂で封上後、20mAの動作電流を素子へ継続して通電しながら高温高湿環境下での動作信頼性試験を実施した。環境信頼性試験で温度は-20℃から+80℃の範囲での掃引を繰り返し、湿度は80%に保持した。本実施例と従来例では、通電開始直後に発光強度が低下する同様の初期劣化が生ずるものの、本実施例で得たLEDは初期劣化後、通電開始から500時間が経過するに至る間は発光強度はほぼ一定に推移した。一方、従来例のLEDにあっては、時間的な経過と共に発光強度が漸次低下し、500時間経過後においては発光強度は試験前の約1/2の0.68ミリワット（mW）に迄低下した。信頼性試験に於ける本実施例と従来例との結果の差異は、発光構造を構成するIII-V族化合物半導体層の結晶欠陥密度の差に主にに基づくものである。基板結晶及び発光構造との格子不整合を緩和する作用をもたらす緩衝層は素子の信頼性を向上させる効果をもたらす。

【0056】（実施例3）実施例3のLEDの断面を模式的に図10に示す。Znドープのp形で格子定数を5.4459Åとする{100}-GaP単結晶基板上にp形GaNo.05Po.95層を緩衝層（111）として堆積した。膜厚は0.3μmとした。キャリア濃度は約 $7 \times 10^{17} \text{cm}^{-3}$ とした。GaP単結晶を基準とした緩衝層（111）と基板とのΔは本文中の式（1）から-2.1%となった。緩衝層（111）の成長終了後、緩衝層（111）の表面に一般的なフォトレジスト材料を塗布した。塗布後、入力電極（109）の形状と相似の形状にパターニングを施した。パターニング後、入力電極（109）を形成する予定の領域を被覆していたレジスト材料を除去し、このパターニングした領域に限って緩衝層（111）の表面を露出させた。

【0057】露出させた表面からp形の緩衝層（111）の内部に、n形不純物となる質量数を28とする珪素（Si）のイオンを注入した。注入時の加速エネルギーは150KeVとした。ドーズ量は $2 \times 10^{13} \text{cm}^{-2}$ とした。このイオン注入により緩衝層（111）の表面から、約0.12μmの深さの位置でを中心として注入された濃度が最大となる様に珪素を分布させた。これより、珪素のp形不純物に対する補償による高抵抗となった領域（112）を形成した。これにより、緩衝層（111）の内部に絶縁性の領域を有する緩衝層を得た。

【0058】高抵抗領域（112）が形成された緩衝層（111）上には、下部クラッド層（105）、発光層（106）及び上部クラッド層（107）を順次堆積し、ダブルヘテロ接合を有する発光構造を設けた。即ち、発光構造は基板結晶（101）との格子不整合度を緩和した緩衝層上に形成した。下部クラッド層（105）はp形のGaPから構成した。膜厚は約0.5μmとし、キャリア濃度は $5 \times 10^{17} \text{cm}^{-3}$ とした。下部クラッド層（105）と緩衝層（111）との間の緩衝層（111）を基準としたΔは-2.1%となった。また、緩衝層（111）と下部クラッド層（105）との禁止帯幅の差は0.6eVとなった。従来のGaNを緩衝層とした場合には、下部クラッド層（105）との禁止帯幅は約1.6eVとなるため、本実施例の緩衝層を利用したヘテロ接合系では、約に1.0eV程、障壁の高さの減少がもたらされたこととなる。発光層（106）は、p形のGaNo.08Po.92層GaNから構成した。発光層（106）の膜厚は約0.1μmとし、キャリア濃度は約 $1.2 \times 10^{17} \text{cm}^{-3}$ とした。上部クラッド層（107）は珪素（Si）を添加したn形のGaNから構成した。

【0059】得られたLEDに順方向に20mAの動作電流を流通し発光特性を測定した。LEDからは、中心波長を約8270Åとする赤外帯域の発光を得た。順方向電圧は平均値として2.5Vであった。一方、GaNからなる緩衝層を使用して、本実施例と同一の発光構造及び電極構成を有する従来と同様のLEDでは約3.5～3.8Vであった。この順方向電圧の高さは第V族元素として窒素のみを含むGaNにあっては、基板結晶との格子不整合を緩和することができないからである。本発明に依る順方向電圧の低減は、緩衝層が格子不整合度の緩和を果たせる構成となっているに加え、発光構造特にクラッド層との障壁の高さが漸次低減される構成となっていることに主に起因している。また、本実施例のLEDの発光強度は、従来例に比較して約55%の向上が認められた。この発光強度の改善は、緩衝層内の一部領域に動作電流の流通を阻害する作用をもつ絶縁層を設けたことに主に起因するものである。本発明に依る絶縁層等を入力電極の直下に相当する緩衝層の内部の領域に配置することによって、入力電極が形成される領域以外の

外部へ発光を取り出すことが容易な発光構造の領域へと動作電流を十分に拡散せられ、動作電流が行き渡る領域が拡大され、発光面積の拡大が果たせる効果がある。一般的な半導体素子封止用のエポキシ樹脂で封上後、20 mAの動作電流を素子へ継続して通電しながら高温高湿環境下での動作信頼性試験を実施した。環境信頼性試験での試験温度は+60℃とし、相対湿度は80%に保持した。本実施例では、通電開始から1000時間経過後、試験実施以前の初期発光強さに比較して5%を越える発光強度の低下は、被試験体の95%の数量のLEDについて認められなかった。一方、GaNを緩衝相とする従来のLEDにあっては、ほぼ全数の被試験体に於いて、時間的な経過と共に発光強度が漸次低下し、500時間経過後においては発光強度は試験前の約1/2の0.52ミリワット(mW)に低下し、1000時間経過後には、更に0.44mWに低下した。本実施例のLEDでは、発光強度は試験時間に対して殆ど依存性を示さないのに対し、従来例では発光強度は試験時間の経過と共に明らかに低下した。これは、基板結晶との格子不整合を緩和する緩衝層を介して設けた発光構造は結晶欠陥の少ない良質の成長層から構成されてることに因る。

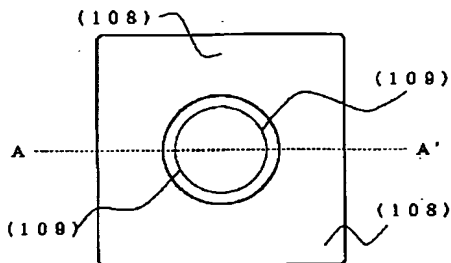
【0060】

【発明の効果】各実施例に記載した如く本発明に依るLEDは、III-V族化合物半導体基板上に形成する緩衝層を複数の第V族元素を含む窒素 III-V族化合物半導体から構成することによって、第V族元素の構成比率に変化を与えることができ、基板との格子不整合度の小さな緩衝層が得られる。基板との格子不整合が緩和された緩衝層を介して、窒素 III-V族化合物半導体を含む発光構造が設けられているため、

- (a) 発光構造を構成する成長層の品質を向上
- (b) 動作信頼性の向上
- (c) 発光構造との接合障壁を低下
- (d) 動作電流の発光構造全体への効率的な拡散

をもたらす効果がある。これにより、従来の III-V族窒化物発光ダイオードの特性に比較して、

【図6】



- (1) 発光強度の増大
- (2) 順方向電圧の低減
- (3) 素子動作に於ける信頼性の向上

が達成される。

【図面の簡単な説明】

【図1】 従来の青色LEDの断面模式図である。

【図2】 本発明に係わる緩衝層とクラッド層との接合に於ける禁止帯幅の変化を模式的に示した図である。

【図3】 緩衝層の内部に高抵抗領域を設ける場合の断面構造の例を示す

【図4】 LEDを駆動させるための動作電流の流通状況を模式的に示す図である。

【図5】 高抵抗領域を緩衝層内に設けた場合の動作電流の流通の状況を示す模式図である。

【図6】 実施例1に係わるLEDの平面模式図である。

【図7】 図6に示すLEDの破線A-A'に沿った断面の模式図である。

【図8】 実施例2に係わるLEDの平面模式図である。

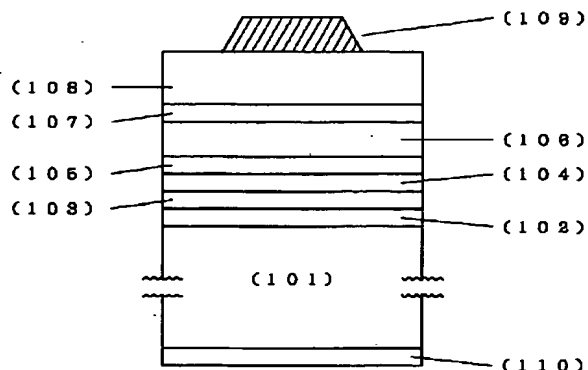
【図9】 図8に示すLEDの破線B-B'に沿った断面模式図である。

【図10】 実施例3に係わるLEDの断面模式図である。

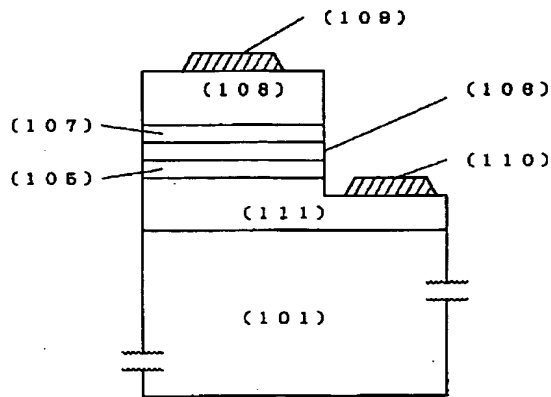
【符号の説明】

- (101) 基板
- (102) 第一の緩衝層
- (103) 第二の緩衝層
- (104) 第三の緩衝層
- (105) 下部クラッド層
- (106) 発光層
- (107) 上部クラッド層
- (108) コンタクト層
- (109) 入力電極
- (110) 出力電極
- (111) 緩衝層
- (112) 高抵抗領域
- (113) 電流拡散層

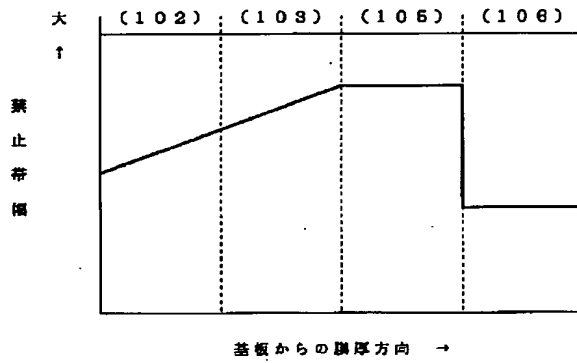
【図7】



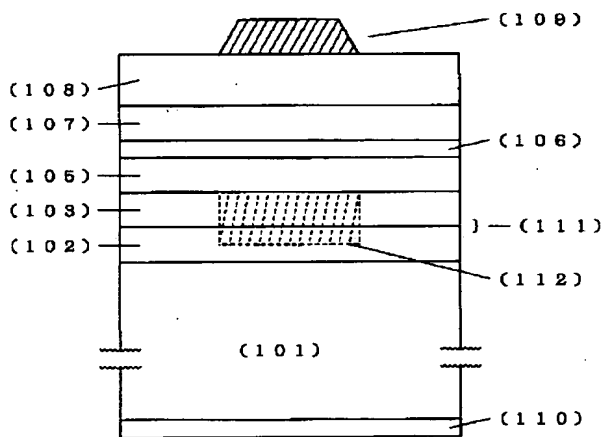
【図1】



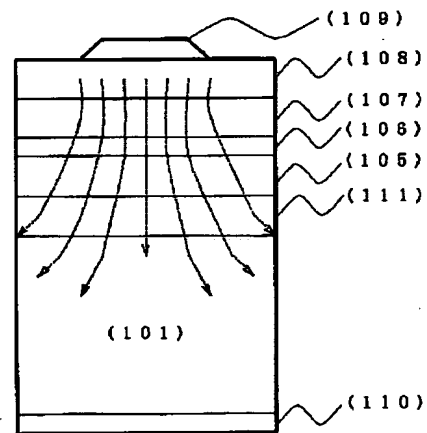
【図2】



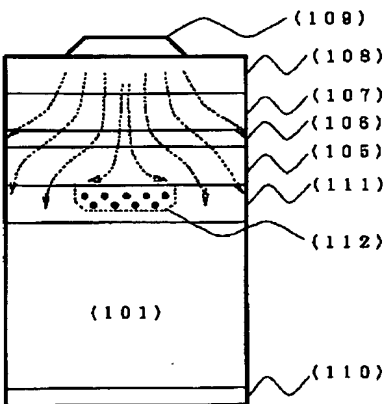
【図3】



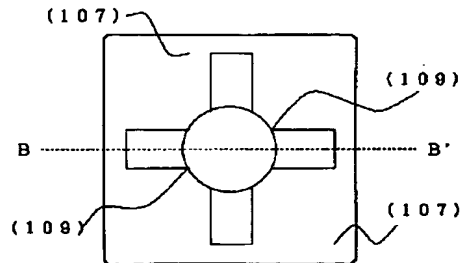
【図4】



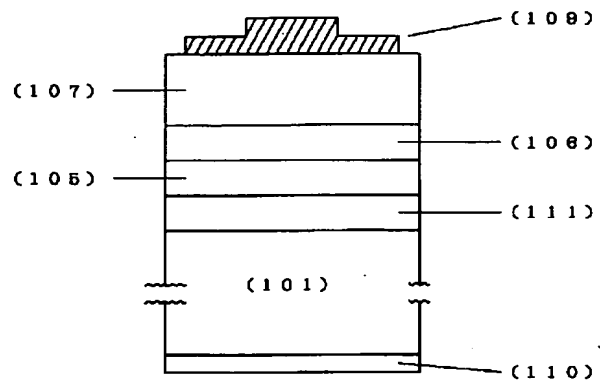
【図5】



【図8】



【図 9】



【図 10】

